

使用 IPM 设计的优势与选用时须注意之事项

Norman Day

简介

因为单或三相电机驱动的电力电路架构已经相当成熟稳定，将这个部份的功率开关与驱动线路加以整合的功率模块在推出后，对变频器系统设计的概念产生了革命性影响，在模块封装技术成熟与成本快速下降的情况下，有逐渐取代传统元件成为系统设计主流的趋势。这种集成后的功率模块有一个流通性较高的名称，称为整合型/智能型功率模块(Integrated/Intelligent Power Module)，英文简称 IPM[1]。可惜的是多数的设计者仍把这样元件当作一个黑盒子，不是担心无法掌握其可能衍生的问题而弃之不用，便是只能接受一些领导厂商的影响，进而形成一些似是而非的概念。但不管是前者或后者相信都不是设计者面对功率集成封装这个趋势应持有的态度，唯有选用具竞争优势的设计概念且充份掌握所使用元件的特性及其限制，才能确保不会被瞬息万变的市场所淘汰。

使用 IPM 设计的优势

以单一元件的成本来看，IPM 确实很难与早已标准化且大量生产的分离式封装元做竞争。但仅以单一材料成本来考虑整体产品设计的思维并不是一个设计者所应具备的视野，所以这个议题的讨论层面必须扩大，在此笔者将其分为性能、可靠性与价格三个层面来探讨利用 IPM 作为系统设计所产生的差异。

性能方面：

- (1)大幅降低元件数量与 PCB 板所需的面积
- (2)提供高绝缘且维持良好散热性能的解决方案
- (3)大幅降低线路布局的复杂度



- (4)减少功率晶体间连线与驱动线路的杂散电感效应
- (5)内部整合的晶体有较相近的电性特性
- (6)能实时的反应各种异常的保护

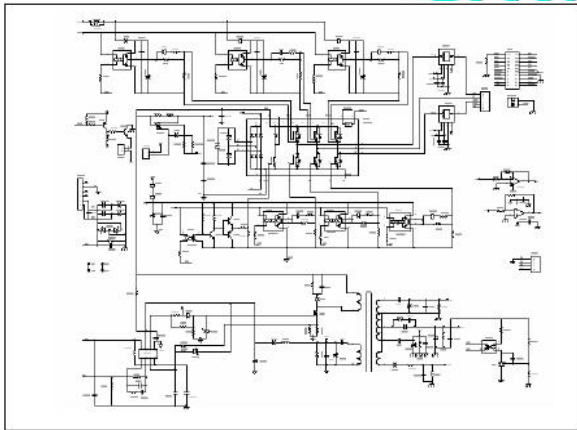


图 (一)

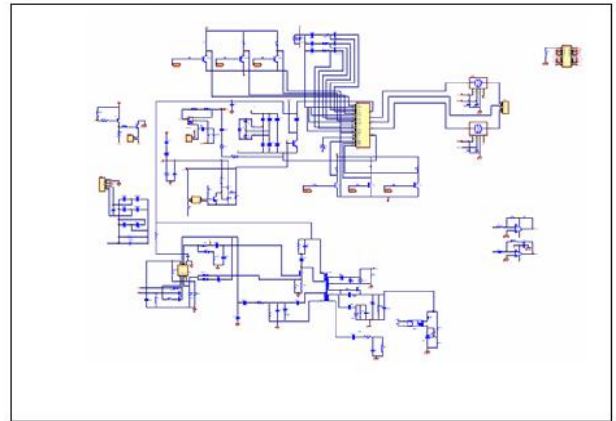


图 (二)

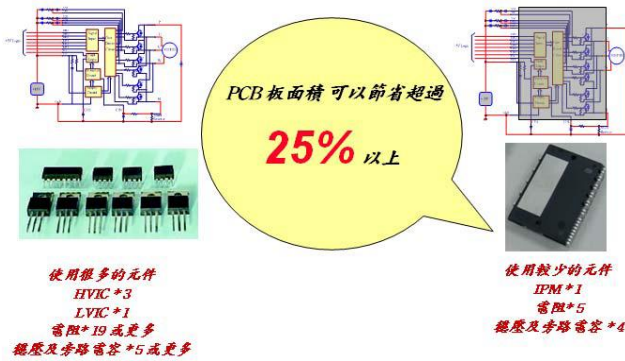


图 (三)

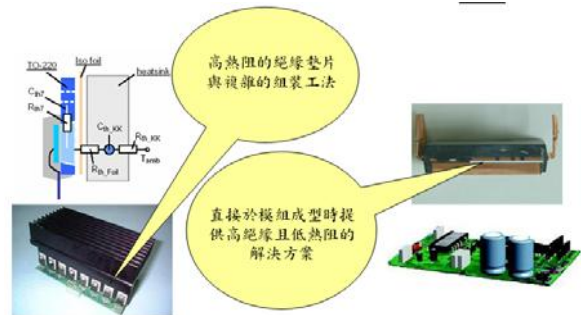


图 (四)

第一项的好处是很明显的。图(一)则提供了一个量化的数据供参考。第二项的优势源自于不同的制程所提供的差异。在使用传统分离式元件作为设计时，因为内部功率晶体的源极或集极直接与裸露的金属壳相连，所以为了达到高绝缘与易导热的设计，除了必须选用单价较高的绝缘垫片同时也使生产作业变得复杂，组装成品的异常不易控制，且十分耗费组装的时间。IPM 打破传统设计只能在上述的问题中打转的思维，提供一个真正的高绝缘且维持良好散热性能的方案。图(二)中的图示更具体的呈现上述的结论。



图(三)为使用传统元件的线路设计图,图(四)则为利用 IPM 的线路设计图。两者达到的功能相同,但使用 IPM 设计系统所得到线路相对简洁。实际上图(四)线路图主要在凸显电力电路和驱动线路部份简化的对比,如果将使用 IPM 对应的辅助电源和电流取样的电路进一步简化的结果也在图(四)中呈现,则线路简化的差异也就会更大。

在传统元件的设计准则上,降低线路间连接的漏感并尽量缩短 IGBT 与驱动 IC 的回路以得到较低的切换应力以及线路干扰,这些一直是系统设计者努力的方向。然而以图(五)的示意图为例,IGBT 集极与射极的连接都有大小不一的杂散电感效应,而要降低这些效应,则连接传统封装之间的路径必须很短且粗,所以不是要用到多层的 PCB 板便是要增加 PCB 面积来达到这样的要求,而 IPM 可将这些杂散效应在封装成型阶段(Package Level)得到很好的解决。原因是利用 PCB 板的布局将驱动 IC 再怎么贴近功率开关(IGBT 或 Power MOSFET),也不会比直接以裸晶的方式摆放在功率开关的旁边来得近。同样的,如果直接在导线架上利用打线(Wire Bonding)将每个功率开关做连接,则也会比透过传统元件本身的引脚再经过 PCB 板上铜箔的连接小上许多。

第五项提到的特点来自于 IPM 可以直接在晶圆封装阶段(Wafer Level)解决困扰系统设计者对于组装异常控管的问题。

日系厂商对系统组装通常采用比较严谨的态度,做法是针对每一个功率晶体在上线组装之前量测出晶体的特性,生产组装时必须将特性相近的元件组装在同一块 PCB 板上,降低在大量生产时系统上因各元件参数的偏移所造成的潜在性问题(Potential Weakness)。举例而言,如果上臂的关断延迟与关断时间虽然符合规格,但接近规格上限,而上臂的开通特性正好相反,如果再加上操作温度上升造成的非线性影响,则在切换时上下臂同时导通而造成额外功耗的可能性便大增。再者原本散热片的设计基础是基于每颗晶体的发热量相当的假设,但如果上述的假设同样发生在 $V_{(ce)}$ 这个参数上,那么热分配不平均的现象则可能会进一步造成热逃脱(Thermal Run Away),而导致系统失效。但在这种因为匹配异常



造成的潜在性问题不是为设计者所忽略，便是因影响效益成本而被管理阶层所否定。纵使有这样概念设计者也只能改用较高的设计余量(Design Margin)来加以克服，例如增加死区时间及增加散热片的面积以得到较低的操作温度等等，但相对必需付出的是降低系统的性能与增加材料成本。事实上每一片晶圆经过测试后，原本就会有每个裸晶的特性分布图，但这个分布特性的信息会随着晶圆上每个裸晶被封装成 TO220 或 TO247 的型式而消失，驱动功率晶体用的高压 IC 也一样。而 IPM 的制程由整片的晶圆开始，所以可利用邻近裸晶特性最为接近的方式，在贴片(Die Bonding)阶段便确保了同一颗模块内三相晶体特性的对称与匹配。利用不同的制程思维，轻易的解决这个在传统设计十分难缠的问题。

第六项的结果来自于第四项的改善，保护的及时性与否来自 uS 甚至 nS 等级的差异，避免系统的误动作和加快保护的及时性常是困扰系统设计者两难的问题。所以漏感的降低除了可以减少异常讯号本身传输的延迟外，同时也可降低滤波线路的常数进而提升 IC 对异常讯号反应的速度，如此一来也可降低异常保护讯号无法及时动作所造成的失效率。

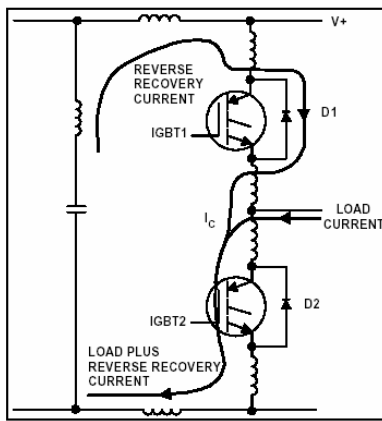


图 (五)

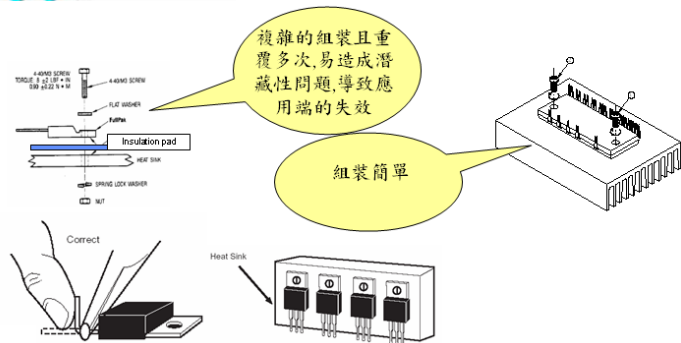


图 (六)

可靠性方面

- (1)大幅降低生产人员因复杂组装的流程所导致的潜在性失效
- (2)提供比传统封装更强健的结构
- (3)整个系统会有更低的失效率



第一项的改善是非常显著的。传统元件在组装的工法上不但复杂而且重覆多次，所以一些对位异常、隔离螺帽漏锁、内部晶体暗裂、绝缘片破损...的问题防不胜防。加上这些潜在性的问题未必能有很有效的被检测出来，所以如果是半导体元件因为额定的关系必须做并联的动作时，那么晶体的个数可能会由原来的六颗变成十二颗或更多，则因组装所而导致的潜在性失效的机率也就更大。图(六)利用图示更清楚呈现上述的解释。

大体而言，分散式元件不管在锁螺丝或则折脚时乃至成品运送时震动的应力都比较容易透过引脚延伸到内部的裸晶。而裸晶所承受机械的应力更多的时候来自封装内部芯片或操作环境因热变化所带来的应变。所以不论是直接在组装阶段或是间接因热冲击所产生的应力而导致的应变，IPM 提供了比原本分离式元件更强健结构的解决方案。

第三项的立论基础点在于如果 IPM 的失效率和传统的元件相当，那么利用传统的元件必需二、三十个元件才能达到对等的功能方式，整体系统可能的失效机率自然远大过只要一个元件的 IPM 。但这个优点的立论基础是否成立，所牵扯的层面很广，或许日后可再辟一个专题以专文来作讨论。

整体成本方面

- (1) 可靠性上升所降低的质量成本
- (2) 大幅缩短设计人员产品开发的时间
- (3) 降低散热片钻孔与 PCB 板材的成本
- (4) 缩短生产人员的组装与检视的工时

上述的几项优点都不难预见，但量化的结果必须视每个公司的开发程序与质量成本再做进一步的精算，笔者认为虽然结果未必支持你放弃传统成熟的方案而选用 IPM ，但这样的动作对选择方案与设计系统的思维则有绝对性的帮助。



选用 IPM 必须注意的事项

使用 IPM 作为设计虽然有许多优点，但市场验证的成熟度与元件本身的复杂度来看，IPM 仍不如传统的分离式元件容易掌握，故选用 IPM 模块

作为设计时仍须相当谨慎小心，以下的讨论可为设计者提供一些参考。

供应链面向的考量

- (1) 供应商厂家对制程异常控制的能力
- (2) 供应商断货时是否有替代的方案
- (3) 供应商技术支援及整体供应链对客户质量保证的机制
- (4) 市场端应用反馈的改善与控制管理

模块本身设计面向的考量

- (1) 封装结构
- (2) 内部元件布局是否合理
- (3) 外围搭配线路的设计是否容易掌握
- (4) 驱动 IC 和功率半导晶体的强度

受限于篇幅，以下仅针对模块本身设计相关部分的要点来做探讨。

封装结构

好的功率封装设计的特征

一个好的功率封装设计应该具有结构强度高、制程简单、高绝缘、易导热与低热阻等特征。

结构的强度高与否决定着模块在急速热变化与长期机械震动的条件下，模块内部的结构接合面与材料系统是否容易产生缺陷进而发生失效。

制程简单则显示制程对异常的控制力较好外，同时制程潜在的缺陷也较容易被检测出来。

易导热的要求在于当半导体元件瞬间产生很高的功耗（如短路或异常的切换）时，可以瞬间把热传导开来让半导体元件不会造成热点（Heat-Spot）效应，进而造成瞬间烧毁。



低热阻的目的则是在发热体达热平衡的稳态后可以将热量导出，不会造成积热而造成元件提早失效。

各种功率封装结构的差异



图(七)

图(八)

图(九)

图(七)、图(八)、图(九)是目前市面上几个 IPM 典型封装结构的代表。接下来我们利用上述提及的结论分别来验证这三种结构的优劣。

图(七)的结构是将驱动 IC 和功率半导体置放在同一平面的导线架 (Lead Frame) 上，利用陶瓷基板直接作为绝缘与导热至散热片的材料，之后利用和封装分离式元件相似的封胶 (Molding Compound) 将整个结构加以包覆。这个封装结构可称得上简单且强度高，但有几个需要注意的部份说明如下。

第一是陶瓷基板虽是一个高绝缘的材料但却不是一个易导热的材料，对分散瞬间热点的效果会比较差，所以承载功率半导体的导线架是否能达到瞬间导热并不致于形成热点的要求，是一个需要特别注意的问题点。同时相同厚度的陶瓷基板的热阻也远高于铝材更不用说铜材，所以同样的散热片温度所代表的含义是模块内部的功率晶体的温度比利用铝材或铜材的模块高。简而言之，模块的安全操作的范围会相对降低。在文章[1]已详述设计者不该完全相信供应商的规格，自行量测才是保证设计的唯一方法。

第二是陶瓷基板焊接的接面所使用的材料和技术，因为这关系到长时间使用是否会造成脱层 (Delimitation) 进而造成半导体的温度无法正常被导出进而烧燬。设计者可向供应商索取在这方面测试条件，再和本身



实际系统的情况作比对。如无法辨识供应商测试实验和实际系统操作的对等性，建议自行实验确认。

第三是陶瓷基板破裂与厚度异常的问题。一般而言愈厚的陶瓷基板愈不易破裂，纵使破裂也很难裂成完整的缝隙，造成功率或信号端子的高压直接对锁附在模块表面的散热片漏电。所以这样的设计，在安规的测试上应该不会有太大的问题。再者陶瓷基板的导热虽不及铜或铝块，但却会比图(八)的结构中所使用的灌胶(Epoxy)好上许多，所以个别模块厚度的异常对散热性能的影响较低，同时因温度而使模块贴合散热片的平面产生缝隙从而造成导热不良的问题也比较不明显。

图(八)的结构利用铝块取代陶瓷基板来作为主要热散的路径，理论上应该比图(七)的结构有更好的导热性能。但必须注意的是图(八)的结构为了达到 IPM 内部的高压与作为导热用的铝块绝缘，使用了二次灌模(Double Molding)的制程。亦即先将完成植晶后的导线架作一次的灌模，再将铝块置放于完成第一次灌模的半成品，再作一次灌模。所以有几个要项也必需注意。

第一是绝缘胶层厚度的控制，灌模用的绝缘胶虽然具有高绝缘特性但对应的是导热的性能也很差，如果厚度控制的误差太大那么每个模块的导热及热阻的影响就会很大。

第二是铝块平面曲度的异常和因温度产生的变形使得锁附在散热片的平面出现缝隙问题，也是一个必须注意的要项。笔者的经验是采用这样模块的设计者可利用涂布导热膏来降低这个部份的影响。但铝块的热膨胀系数高过封装用的胶甚多，相同体积的铝块形变所造成的应力也比陶瓷基板的大许多。图(八)的改良版作法是将铝块改成铜块但分成数块并直接与导线架接合，最后再利用灌模的胶体提供 IPM 内部的高压与外界的绝缘。这样的改变能维持与图(八)结构相近的热阻性能，但却使其拥有更好的瞬间导热性能同时降低了一整块铜块的应变对整个模块产生的应力。因铜块不外漏，所以模块与散热片锁附的平面会更平整，同时因为热而产生的变形问题也会大为改善。图(九)的结构则是直接将导线架置放功率晶体的部份下放(Down Set)，使得承载驱动 IC 与功率晶体



的导线架形成两个不同平面，导线架下放的目的是为了是承载功率晶体的平面可以非常靠近 IPM 胶体与散热片接触的表面，这样的结构设计使得导线架植晶完成后，不需要其它搭配的材料与衍生制程，直接灌模封装即可。

这种结构设计堪称多种结构中最简单也最经济的一种，需要注意除了绝缘胶厚度的控制外，还有是就它的瞬间导热的性能。建议可搭配系统的散热片、最高可能操作温度以及实际系统的操作电压来找出模块的限制范围。

内部元件布局是否合理

检查内部元件布局是否合理包含了发热源 (大部份是功率晶体)在导线架上的安排是否达到热均匀分布，三相各功率晶体之驱动延迟是否一致和上下臂的功率晶体的电流回路是否对称。

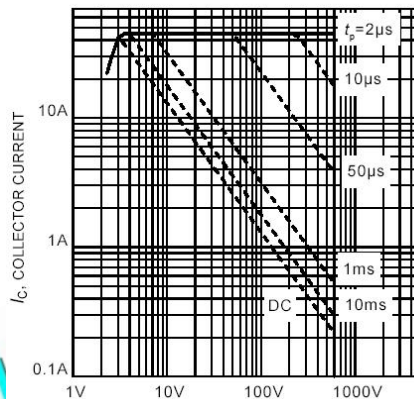


图 (十)

Symbol	Parameter	Condition	Ratings	Unit
V _{CC}	Supply voltage	Applied between P-N	450	V
V _{CC(surge)}	Supply voltage (surge)	Applied between P-N	500	V
V _{CE(s)}	Collector-emitter voltage		600	V
I _C	Each IGBT collector current	T _r = 25°C	10	A
I _{CP}	Each IGBT collector current (peak)	T _r = 25°C, instantaneous value (pulse)	20	A
P _C	Collector dissipation	T _r = 25°C, per 1 chip	25	W
T _j	Junction temperature	(Note 1)	-20~+150	°C

表(一)

值得一提的是设计者常可见到 IPM 在规格书中 (如表一)建议系统直流母线(DC-Link)的电压不要超过 450V ，切换电压不要超过 500V 这样的限制范围。这是因为 IPM 内部有打线及导线架所形成的等效漏感，



当在开关切换时会有因电流变化所引发的电压突变，内部功率晶体所跨

降的电压可能会远大于在 IPM 引脚上所量得的电压，为了保证内部功率晶体所跨降的电压不要超过额定的 600V 规定，所以定出这样的限制范围。

但事实上是因为导线架和打线的漏感大约在 10-20nH 等级，而 IPM 开关的电流变化率甚少会超过 400A/us(一般约在 200A/us-300A/us 之间)。这样看来引脚的电压和内部 IGBT 因电压突变所产生的电压差异应该会小于 10V，而实际量测的结果也是如此。加上一般标示 600V 额定的 IGBT 几乎都有超过 100V 以上的余量，简而言之，因为切换要让 IPM 内部的 IGBT 端压超过其限制范围进而崩溃的可能其实不大。比较需要注意的应该是供应商为了进一步预留 IPM 在切换时的功耗能够不超出安全操作的区域，因为要超过功率限制范围(Power Limit)的可能性远大于超过电压限制范围。但可以预期的是设计余量愈高，终端应用 (Field Application) 的失效率便愈低，在瞬间电流很难估测的情况下，让 P-N 两端跨降较低的电压是一个必要的设计准则。

其实功率晶体安全操作区域的界定与量测及其终端应用 (Filed Application) 和失效率的关系并不只是 IPM 专有的议题，在成熟的分离式封装同样有也是一个既深且广的议题，或许下次可再另辟专文讨论。

外围搭配线路的设计是否容易掌握

大部份的 IPM 外围搭配的线路设计的差异都不大，大致只要把上桥臂的三个浮充电源以及短路保护的电阻按照参考设计如图(十一)摆放上正确的元件，再挂上六个桥臂的驱动信号便大功告成。但是每一家的模块是否真的就如同参考手册所说的那么容易设计则不尽然。事实上这个部份判断的依据必须要由模块选用的半导体元件和系统应用的条件来判定，特别需要注意的是必需针对 IPM 所选用的专用型驱动 IC 所可能衍生的问题加以防范，这部份的讨论在参考文献[2]有很详尽的说明。

另外值得一提还有驱动逻辑是正逻辑驱动还是负逻辑驱动比较可靠的问题。笔者碰过一位相当资深的设计主管深信日系领导厂商的说法，认为正逻辑驱动会远比负逻辑驱动可靠。而实际上负逻辑具有较高的抗



噪声误动作的性能同时可降低 MCU 驱动的应力，而正逻辑驱动可保障

IPM 在电源异常时开关可安全关断，两种驱动方式各有优劣，谈不上何者比较可靠。

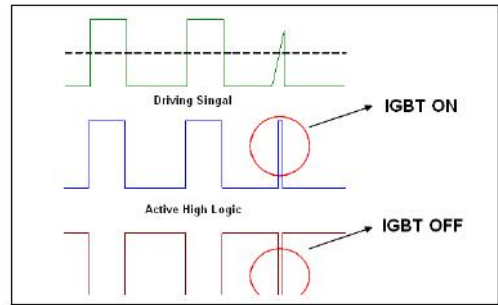
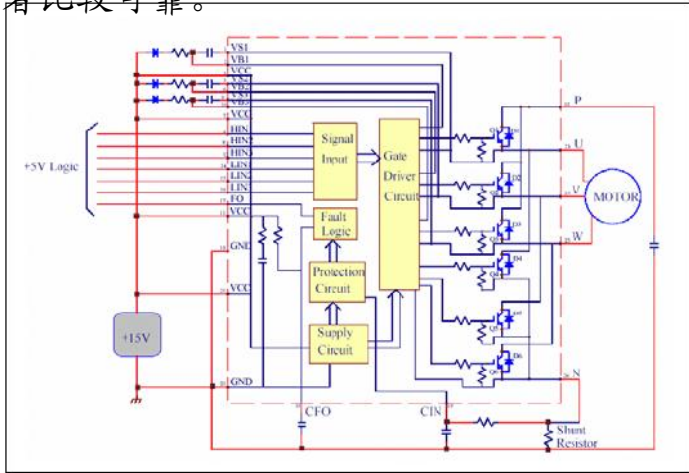


图 (十一)

图 (十二)

参考图(十二)可知道当噪声准位超过 IPM 认定的驱动准位时，负逻辑的机制是关断 IGBT，但正逻辑却是开通 IGBT。一般而言上下臂的开关的状态多为互补，所以对负逻辑驱动的 IPM 而言，将原本应该开通的 IGBT 关断几个 us 顶多只是减少了一点电压利用率，但对正逻辑驱动的 IPM 而言，则有上下同时导通进而造成短路(Arm-Shoot Through)。再者如果以直接驱动的设计而言，负逻辑驱动虽然须要搭配拉升电阻 (Pull Up Resistor)，但一般 MCU 的扇出能力 (Fan Out) 通常比汲入 (Sink) 能力来得弱，约略在 1/5~1/10 之间。所以正逻辑驱动的风险会发生在 MCU 驱动埠(Output Port)的需求高输出电流时，驱动准位可能发生异常，但负逻辑驱动在输出高准位时驱动埠为高阻抗，驱动电流由拉升电阻的电源来提供故不会有正逻辑驱动的问题。

驱动 IC 和功率半导体的高可靠性

IPM 虽然透过改变封装型式进而提供了许多传统元件所无法具备的优点，但须特别注意的是它并没有改变半导体本质的功能与特性。所以如果选用的驱动 IC 和功率半导体有应用的限制范围及缺陷，则 IPM



势必会存在这些限制范围和缺陷。举例说明：如果 A 厂商的 IPM 所选用的

的功率开关为使用非穿透型 (NPT) 技术的 IGBT，而 B 厂商所选用的为穿透型 (PT) 技术的 IGBT，则两种 IPM 的特性就会有一定的差异。最近很热门的沟渠式技术 (Trench Technology) 也是穿透型的衍生技术，虽然大幅改善了传统穿透型 IGBT 切换速度慢的缺点，但同样具有短路电流承受能力较弱以及各项参数对温度变化较敏感的特点。使用的驱动 IC 亦然，所以如果能充份掌握 IPM 选用的半导体对于温度变化， di/dt 、 dv/dt 与瞬间负压等等的限制范围，从而选用适合系统应用要求的 IPM，那么这个设计已经成功了一大半。

就笔者本身的经验而言，混成性的环境验证因为同时具有温度、振动、电压、电流的应力组合，所以比较容易检测出系统设计的缺陷，但对分析失效的成因则会造成很大的困扰。如果设计者在分离式元件的设计方案中已十分清楚不同元件特性差异对系统造成的影响，则建议让供应商提供 IPM 内所选用的半导体在传统封装元件的规格特性、可靠性验证及其市场应用的经验，相信会对验证 IPM 的可靠度与分离失效的成因会有很大的帮助。

结论

IPM 虽然提供了三相电机驱动器或三臂式 (Three-Arm Topology) 的不断电电源系统一个简化系统设计与提高功率密度 (Power Density) 的解决方案。但因其独特的封装规格与制程方式，以单一元件的成本来看似乎仍难以与标准化且大量生产已久的分离式封装元件作竞争。可是在任何新兴技术的成本问题势必会因时间而被解决的铁律下，功率集成封装取代传统封装的趋势将无法避免。文中除了明确的交代利用 IPM 作为系统设计所产生在性能、可靠性与整体成本三个层面的差异外；也结合了

模块厂商设计者和系统设计者的思维为读者在了解与选用 IPM 时提供了不同层次的思考方向，在文章中同时也对一些似是而非的观念进一步加以澄清。希望为有兴趣想使用或者已使用 IPM 的读者提升对这样的元件



有更正确的认识，进而推升这一产业的设计层次。

U 参考文献:

- 1.戴志展，“智能型功率模块封装与应用之简介”，马达科技数位学习网第九十四期,2004年9月
- 2.戴志展，“半/全桥电路之专用型驱动IC设计探讨”，马达科技数位学习网”第一百八十四期,2006年6月
- 3.“Power Electronics: Converters, Applications and Design”, Mohan, Undeland and Robbins, Wiley, 1989.
- 4.“Power Semiconductor Devices for Variable Frequency Drive”, B.Jayant Baliga, 1994
5. T. Fukami, H. Senda, T. Onishi, T. Kushida, T. Shoji, M. Ishiko, “Proposal of Screening Technique for Reverse Biased Safe Operation Area Failure by Unclamped Inductive Switching”, Proceeding of IEEE, pp. 2053-2059, 2005
6. Fairchild Application note 9016, K.S. Oh, Feb, 2001
7. “Power Module for Appliance control ” IEEE Application Magazine, pp 26-34, July, 2002
- 8.乾坤科技，“高功率马达驱动用智能型电源模块技术研讨会”，2005年3月
- 9.戴志展，“应用于高效率磁浮系统之新型切换式功率放大器”，清华大学电机工程研究所硕士论文，1995年6月